

段階的詳細化をサポートするUML開発環境

日本電気株式会社

海津 智宏

t-kaizu@ct.jp.nec.com

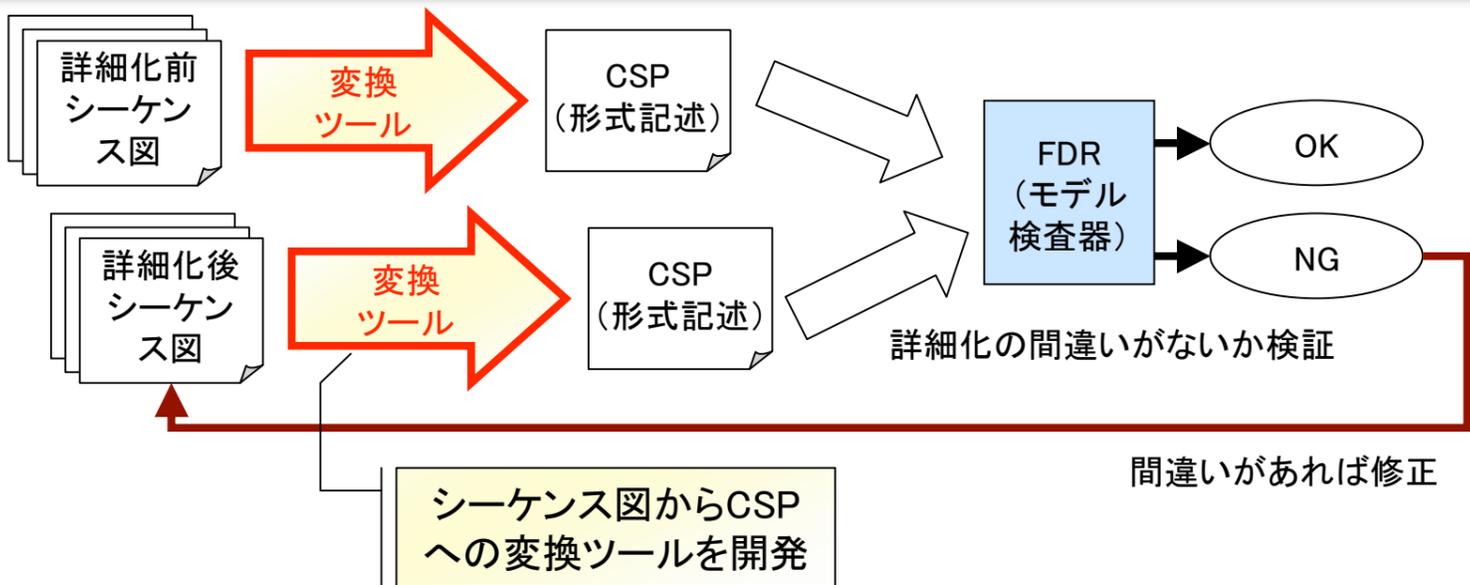
開発における問題点

複雑なソフトウェアシステムを開発する手法のひとつにコンポーネントの段階的詳細化がある。
 しかし、従来は各詳細化段階の設計の整合性を手作業で確認していたため、詳細化に不整合があっても間違いを見つけることが困難であり、後工程からの手戻りが発生することがあった。

手法・ツールの提案による解決

各詳細化段階の設計を形式的な記述言語であるCSPに変換することで、モデル検査器FDRによる詳細化の検証を可能とする。ツールが自動的に形式記述と検査項目を生成するため、開発者は従来どおりにUMLシーケンス図を記述するだけで、詳細化の間違いを検出できる。

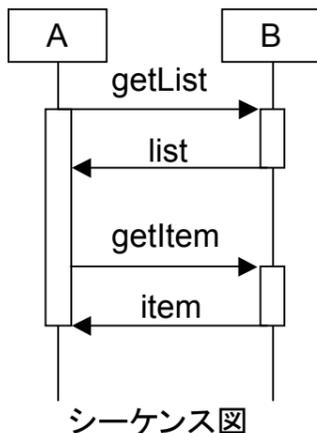
提案手法の概要



シーケンス図の記述

開発者は、UMLのシーケンス図を用いて、コンポーネント間のメッセージのやりとりを記述する。

シーケンス図はシステムの一つの動作例を表すものである。提案する変換ツールでは、複数のシーケンス図を入力としてシステム全体の動作を類推する。開発者は、システムの動作を網羅するようにシーケンス図を記述する。



シーケンス図

CSPへの変換と検証

CSPはプロセス代数の1つであり、発生するイベント単位で並行プロセスの動作を記述できる。

提案ツールは、類推したシステム全体の動作をCSPの並行プロセスとして出力する。さらに、詳細化の前後で名前が変わっていないコンポーネントを抽出し、どのような場合にもメッセージ送受信の内容・順序が同一であることをFDRで検証可能とする。

```

A = getList
  → list
  → getItem
  → item
  → A
B = getList
  → list
  → B
□
  getItem
  → item
  → B
    
```

CSP 記述